

文章编号:1004-2474(2013)05-0676-05

基于 FPGA 的压电变压器相位控制的设计与研究

白凤仙,董维杰,闰朋超

(大连理工大学 电子科学与技术学院,辽宁 大连 116024)

摘要:与脉冲宽度调制(PWM)、脉冲频率调制(PFM)及 PWM/PFM 混合控制相比,压电变压器 DC-DC 转换器的相位控制法具有效率高,输出稳定等特点。该文基于现场可编程门阵列(FPGA)并行的特点设计了新型鉴相器,利用实测得不同负载下相位差与频率、占空比的关系曲线变化规律的一致性,提出了相位控制算法,实现了窄带(谐振频率附近 1 kHz 内)条件下压电变压器(PT)谐振频率的跟踪和 DC-DC 转换器的稳压。以多层次 MPT300650L0 和单层 PT3906BR 升压变压器为例进行了验证,实验结果表明,该文基于 FPGA 设计的压电变压器 DC-DC 转换器的相位控制方法不仅可行且具有通用性,当输入电压为 3.3 V 时,输出电压为 100 V。

关键词:现场可编程门阵列(FPGA);压电变压器;DC-DC;相位控制

中图分类号:TM282;TN384 文献标识码:A

Study and Design of Phase Control method of Piezoelectric Transformer Based on FPGA

BAI Fengxian, DONG Weijie, RUN Pengchao

(School of Electronic Science and Technology, Dalian University of Technology, Dalian 116024, China)

Abstract: Phase control method of piezoelectric transformer DC-DC converter has the feature of higher efficiency and more stable output compared with pulse width modulation (PWM), pulse frequency modulation (PFM) and PWM/PFM mixed control. A new phase discriminator is designed and measured. The relation curve between phase difference and frequency and relation curve between phase difference and duty are consistent respectively under different load, so the phase control algorithm is put forward to realize the resonance frequency tracking and to regulate output voltage of DC-DC converter under narrowband (1 kHz) condition. MPT300650L0 and PT3906BR are taken as examples to illustrate the proposed method with experimental research. The experimental results show that DC-DC converter phase control is feasible and versatile. When the input voltage is 3.3 V, the output voltage is 100 V.

Key words:FPGA; piezoelectric transformer;DC-DC;phase control

0 引言

目前压电变压器(PT)DC-DC 转换器的驱动控制法主要有脉冲宽度调制(PWM)、脉冲频率调制(PFM)、PWM/PFM 混合控制等。PWM 控制法将系统工作频率 f 固定在压电变压器(PT)谐振频率 f_c 附近,通过改变方波控制信号的占空比 D 来调节输出电压,但由于 PT 的 f_c 受负载和温度变化的影响,导致系统 f 远离 PT 的 f_c ,此时 PT 效率较低^[1-8]。PFM 控制法通过改变系统工作频率实现转换器的稳压,但负载、环境变化等原因可能导致调频范围过大,此时 PT 效率较低^[5-7]。PWM/PFM 混合控制法是当 PT 谐振频率变化较小时,利用 PWM

法调节输出电压;当谐振频率变化较大时,利用 PFM 法调节输出电压^[8-11]。但不能同时达到 PT 效率最大化和稳定 DC-DC 转换器输出电压的要求^[8]。相位控制法通过对 PT 进行相位控制保证其工作在 f_c 附近,然后采用 PWM 法调节 DC-DC 转换器输出电压^[12-16]。文献[12]使用锁相环将 PT 输入电压与输入电流的相位差 φ 锁定为接近 0 的小角度进行控制,从而实现了零电压开关(ZVS)且保证 PT 始终工作在 f_c 附近,但其取 PT 公共端的电流作为输入电流信号不太合理。文献[13]提出了基于降压型 PT 的谐振电流进行相位控制的方法,该方法能实现 ZVS 和转换器的稳压,但取样电流的电路设计

收稿日期:2012-10-24

基金项目:辽宁省博士启动基金资助项目(20051080);大连市青年人才基金资助项目(2005j22jh028)

作者简介:白凤仙(1963-),女,山西人,副教授,硕士,主要从事电路与系统及压电变压器及换能器的理论与应用研究。

难,且使用了电感,一定程度上引入了磁性干扰。文献[14]提出了 PT 驱动冷阴极管(CCFL)的最大效率控制法,对 PT 输入电压和输出电流进行了相位控制,但其负载是冷阴极萤光灯管(CCFL),控制方法有局限性。综上所述,压电变压器 DC-DC 转换器采用相位控制法可使 PT 始终工作在 f_0 附近,从而使压电变压器的电压增益和效率都接近最大,并结合 PWM 控制法稳定了 DC-DC 转换器的输出电压。本文基于现场可编程门阵列(FPGA)并行的特点设计了新型鉴相器,提出了相位控制算法,实现了窄带($f_0 \pm 1$ kHz)条件下 PT 谐振频率的跟踪和 DC-DC 转换器的稳压^[17-18]。

1 压电变压器 DC-DC 的相位控制方法

本文采用输入和输出共地的 Rosen 型压电变压器,采用全桥整流存在“地”的隔离问题,故本文在 DC-DC 转换器中采用二倍压整流电路。

1.1 二倍压整流电路及其相位分析

图 1、2 分别为压电变压器 DC-DC 二倍压整流电路及 PSPICE 仿真波形。由图 2 可看出, i_{D_2} 下降沿过零点是 i_s 下降沿过零点(i_s 与 $I_{(L_S)}$ 属于同一电流),同时, $-i_{D_1}$ 上升沿过零点是 i_s 上升沿过零点。因此,检测 PT 输入电压 V_{in} 与电流 i_{D_2} 的相位差就相当于输入电压 V_{in} 与电流 i_s 的相位差。

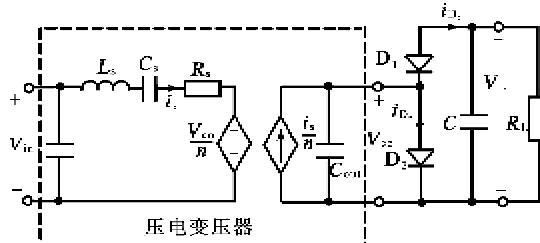


图 1 压电变压器 DC-DC 二倍压整流电路

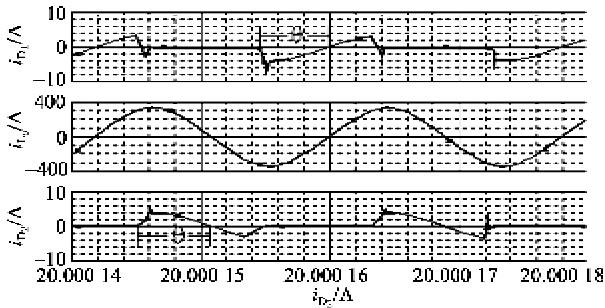


图 2 PT 二倍压整流电路中电流 i_s 与 i_{D_2} 的仿真波形

1.2 DC-DC 相位控制

由于压电变压器的电压增益、输出功率和传输效率等电气特性均随频率而变化,且在谐振频率附

近获得最大值。但由于压电变压器的效率与输入功率有关,因此,可通过控制压电变压器输入电压和输入电流的相位差 φ 进行谐振频率的跟踪,实现较高的电压增益和效率。

以半桥逆变器为例,输出方波信号为 $V_1(t)$,占空比为 D ,幅值为 V_m ,以 $V_1(t)$ 上升沿为初始零点将其进行傅里叶级数展开:

$$V_1(t) = A_0 + \sum_{n=1}^{\infty} [A_n \cos(n\omega t) + B_n \sin(n\omega t)] \quad (1)$$

式中: A_0 为直流分量; n 为谐波次数; $A_n = \frac{V_m}{n\pi} \cdot \sin(2n\pi D)$; $B_n = \frac{V_m}{n\pi} [1 - \cos(2n\pi D)]$ 。

由于 PT 本身是一基频带通滤波器,只有 $V_1(t)$ 的基频分量通过 PT,基频分量为 $V_B(t)$,则有

$$V_B(t) = F_1 \sin[\omega t + (1/2 - D)\pi] \quad (2)$$

式中 $F_1 = \frac{2V_m}{\pi} \sin(\pi D)$ 。

由式(2)可看出,方波信号 $V_1(t)$ 的基频分量与其基频正弦分量 $V_B(t)$ 的相位差仅与 D 有关,因此可将逆变器输出的方波信号作为 PT 的输入信号,而不必设计匹配网络,从而避免了磁性电感元件的使用。

综上所述,本文基于 PT 的 DC-DC 转换器系统采用无感相位控制,相位检测角度为 PT 输出电流与逆变器控制信号的相位差。

2 基于 FPGA 的压电变压器 DC-DC 相位控制的实现

本文基于 FPGA 设计了升压 Rosen 型压电变压器 DC-DC 转换器的相位控制系统,测量了不同 f 及 D 下的 PT 输出电流和输入电压的相位差;根据实测相位差 φ 随 f 、 D 的变化规律提出了兼顾 PT 谐振频率跟踪和 DC-DC 转换器稳压的相位控制算法,实现了 PT 谐振频率的跟踪和转换器的稳压。图 3 为 DC-DC 转换器相位控制系统。该控制系统包括逆变网络、整流滤波网络、输出电压采集网络、相位信息采集网络及 FPGA 控制网络及 PT 部分。DC-DC 转换器输入电压为 3.3 V,目标输出电压为 -100 V,可应用于光电倍增管等负电压供应场合,压电变压器采用多层升压 MPT300650L0。

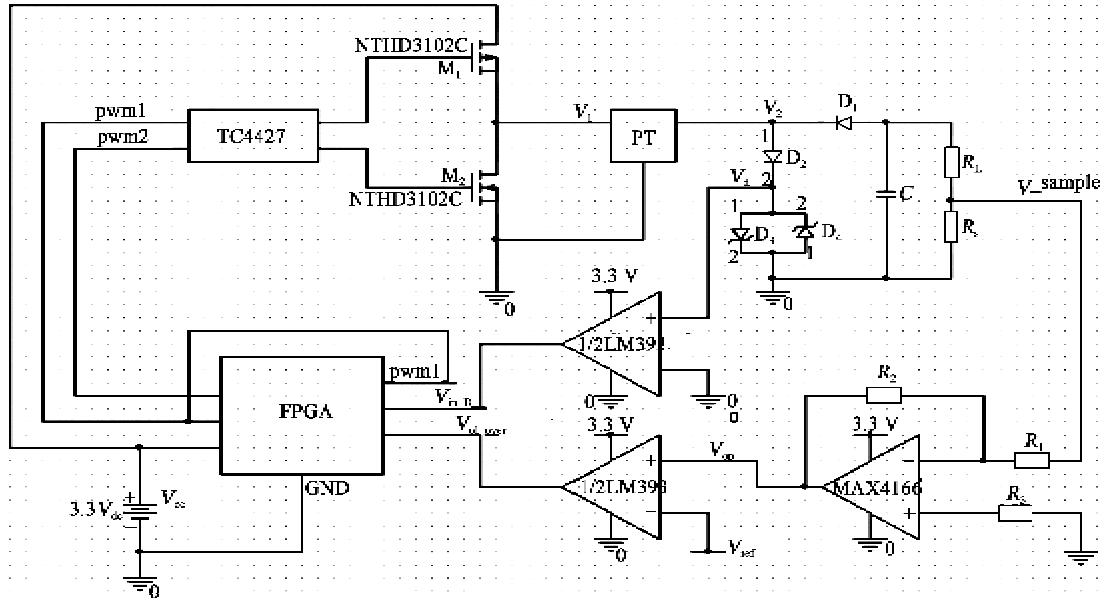


图3 基于FPGA的PT DC-DC转换器相位控制系统

2.1 相位信息采集

实验表明,压电变压器DC-DC转换器设计中,PT输出电压的相位信息取样较难,而PT输出电流和输入电压的相位信息取样可行。

2.1.1 PT输出电流的相位信息取样

Rosen型PT功率等级较低,其输出电流值较小(毫安级),易取样。图4为对PT输出电流取样方法。图中, I_{OFF} 为电流源的直流偏移量, I_{AMPL} 为电流源的幅值, f_{REQ} 为电流源的频率。因为流经 D_2 的电流 I_{D_2} 只在每个周期的一段时间内导通,故可通过获取其某个瞬时相位来提取相位信息^[15]。结合仿真结果,本文提取 I_{D_2} 下降沿过零点作为PT输出电流的相位信息。

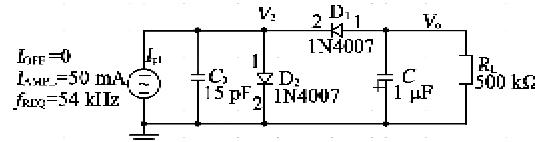
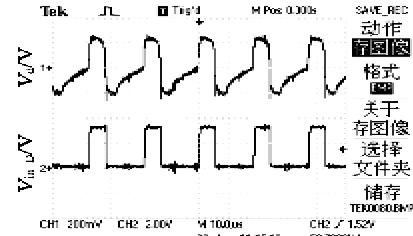


图4 检测PT输出电流相位信息的仿真电路

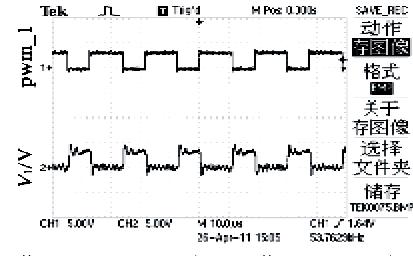
在整流管 D_2 支路上串联肖特基二极管 D_3 、 D_4 ,且 D_3 和 D_4 反并联(见图3), D_3 、 D_4 能对 I_{D_2} 下降沿过零点取样,并将取样电流转换成电压信号 V_d 。当 D_3 导通时, D_2 导通, D_4 截止, V_d 为正值;当 D_3 截止时, D_3 截止, D_4 有正向偏压,有电流流经 D_4 到比较器LM393,此时 V_d 为负值。因此,电流 I_{D_2} 的下降沿过零点(即 V_d 的下降沿过零点)被取样。然后,将 V_d 经比较器LM393进行过零比较(见图3)转化为方波,波形转换结果如图5所示。

图5 信号 V_d (通道1)及信号 $V_{in,D}$ (通道2)波形

由图5可看出,信号 V_d 下降沿过零点被很好地鉴别出来。将 V_d 过零比较后的方波信号 $V_{in,D}$ 输入给FPGA,这样FPGA控制器就获得了PT输出电流信号的下降沿过零点相位信息。

2.1.2 PT输入电压的相位信息取样

图3中,由于 M_1 是P型MOS管,故PT输入电压 V_1 和FPGA控制器输出的pwm_1控制信号相差 180° ,直接取样pwm_1即可。图6为 V_1 信号和pwm_1信号。 V_1 和pwm_1相差 180° ,且 V_1 的两个边沿被鉴别出来。 V_1 出现毛刺是因为逆变器带载PT,但这不影响使用pwm_1的相位信息替代 V_1 信号的相位信息来实现相位控制算法。

图6 信号pwm_1(通道1)及信号 V_1 (通道2)波形

本文基于升压 PT 的 DC-DC 转换器最终测量的是 PT 输出电流信号下降沿过零点(即 V_{in_D} 下降沿)与 pwm_1 信号下降沿的相位差。

2.2 相位控制算法

基于 PT 的 DC-DC 转换器相位控制算法包括

鉴相子模块(pd 子模块)、调整子模块(regulate 子模块)和输出子模块(pwm 子模块)。在全局时钟 clk_sys(50 MHz)控制下,3 个子模块并行运行,其连接关系如图 7 所示。

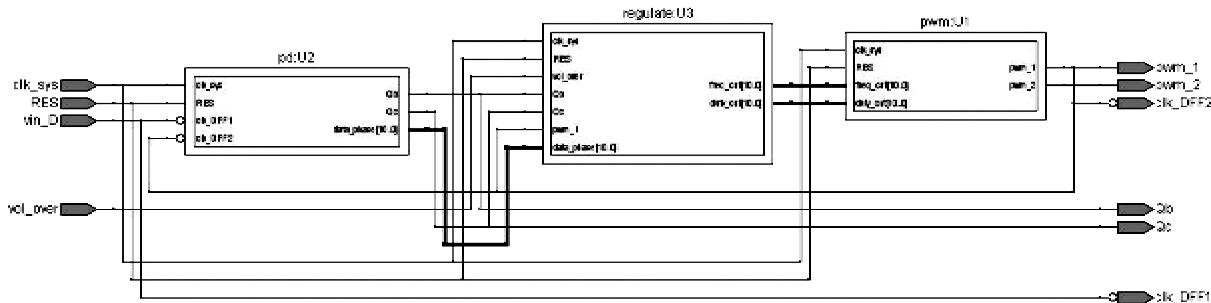


图 7 3个子模块的连接关系

2.2.1 频率初始值的确定

本文基于输出子模块 pwm 模块，在相位控制系统（见图 3）实验平台上测量了不同占空比 D 的 DC-DC 转换器电压增益的频率特性，从而确定相位控制系统的频率初始值。转换器的电压增益 G_v 为输出电压 V 与输入电压 3.3 V 的比值。由于 PT 本身属于窄带工作器件，实测得 PT 谐振频率为 53.4~54.4 kHz。图 8 为 G_v 与频率 f 的关系曲线。由图可看出， D 相同时，对应的 G_v 在 53.8 kHz 附近最大，且 D 不同时对应的 G_v 都是在 53.8 kHz 附近取得最大。由此可得 PT 的谐振频率 f_r 在 53.8 kHz 附近。

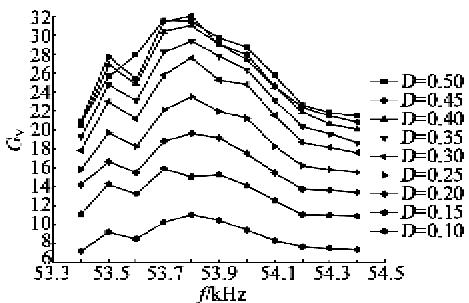


图 8 G_V 与 f 的关系

2.2.2 相位特性分析

本文基于上述 pwm 子模块及鉴相子模块 pd，在控制系统(见图 3)实验平台上测量了不同频率 f 及不同 D 时, $V_{in,D}$ 信号下降沿和 pwm_1 信号下降沿的相位差 φ (φ 为正值表示超前, φ 为负值表示滞后), 如图 9 所示。由图可看出, 相同 D 对应的 φ 随着频率 f 的递增而减小, 由正值变为负值; 同一频率 f 对应的相位差 φ 随着 D 的递增而减小, 由正值变为负值。

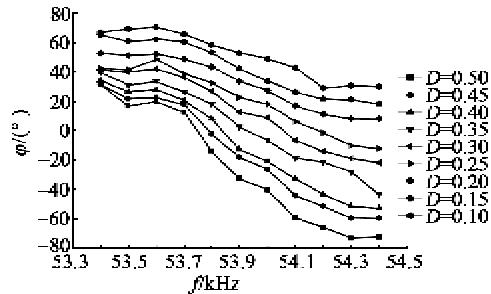


图 9 不同 D 对应 $\varphi-f$ 特性曲线

调整子模块 regulate 是基于 pd 子模块的鉴相结果, 依据相位控制算法调整 f 及 D , 并将其输入给 pwm 子模块。

2.2.3 相位控制算法的实现

本文提出的基于 FPGA 压电变压器 DC-DC 转换器相位控制系统可实现。首先,将初始占空比设定为某一较小值(本文 D 的初始设置为 0.25),令转换器输出电压 V_o 不会超出其目标稳压值—100 V,初始工作频率设置为 53.4~54.4 kHz 范围内的任意值(本文初始 f 设置为 53.4 kHz),以 $D=0.25$,且 $f=f_c$,其值接近 53.8 kHz 时对应的相位差 $\varphi=32.54^\circ$ 为调频条件,依据图 9 中 $D=0.25$ 时的 φ_f 特性曲线进行 PT 谐振频率的跟踪,找到 f_c 频率点;然后,保持 $f=f_c$,增大 D ,此时转换器输出电压 V_o 绝对值增加,当超压标志位 vol_over(见图 3)为 0 时(即 $|V_o|<100$ V)继续增加 D ,直到 vol_over 为高电平(即 $|V_o|\geq 100$ V),在 FPGA 内记录下 vol_over 上升沿时刻的 φ 值(记为 phase_last);最后,仍然 $f=f_c$,以 phase_last 为调占空比条件调整 D ,实现 DC-DC 转换器输出电压的调整。最终转换器系统以 φ 值是否等于 phase_last 为条件,通过微调 D 实现 DC-DC 转换器稳压。

3 实验分析

基于 FPGA 压电变压器 DC-DC 转换器的相位控制系统实验平台如图 10 所示,主要包括 MCS-51-96 专用稳压电源、FPGA DE1 开发板及 DC-DC 焊接板 3 部分组成。

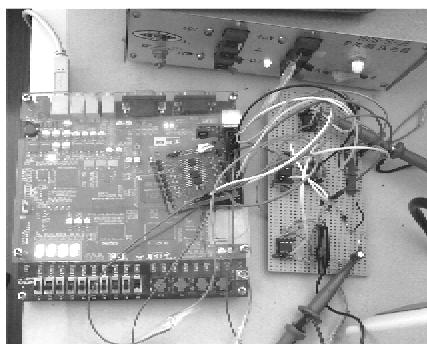


图 10 基于 PT 的 DC-DC 转换器的相位控制实验平台

上述提出的相位控制算法,由 Quatus II 软件中的 SignalTap II 逻辑分析仪可查看 DC-DC 转换器初始工作状态,其初始频率和占空比分别为 53.4 kHz 和 0.25,与设定值一致;并可查看 DC-DC 转换器稳定工作状态,可看出,相位差 phase_last 最终约 0°,而频率寄存器 freq_cnt 和占空比寄存器 duty_cnt 分别为十六进制的 3A2 和 196,即 SignalTap II 采样时钟是 50 MHz,3A2 和 196 分别对应 53.763 kHz 和 0.4365,与图 8、9 中的实验结果一致。

图 11 为 $V_{in,d}$ 与 pwm_1 信号波形。图 12 为 V_o 与 V_{sample} 信号波形。实测 V_o 变化范围为 -99.1 ~

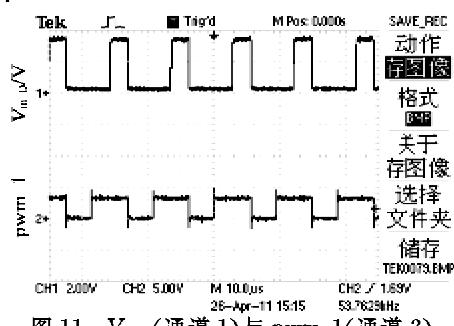


图 11 $V_{in,d}$ (通道 1)与 pwm_1(通道 2)

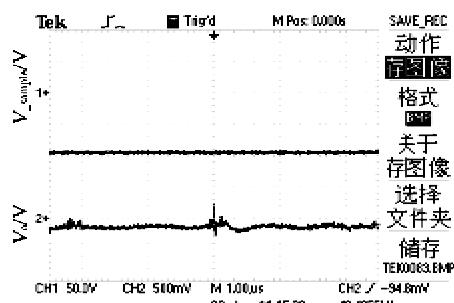


图 12 V_o (通道 1)与 V_{sample} (通道 2)

-102.0 V, 目标稳压为 -100 V, 由此计算得 DC-DC 转换器输出电压的纹波系数为 2%, 纹波较小。

本文基于 FPGA 压电变压器 DC-DC 转换器的相位控制法,在输入电压为 3.3 V, 输出目标电压为 -100 V 时,实现了 PT 谐振频率的跟踪和稳压输出。实验结果表明,DC-DC 转换器的输出为 -99.1 ~ -102.0 V, 纹波系数为 2%。同理,当整流管 D_1 和 D_2 都反向时,同样可实现输出目标电压为 +100 V。

4 结束语

本文基于 FPGA 并行的特点设计了新型鉴相器,利用实测得不同负载下相位差与频率、占空比的关系曲线变化规律的一致性提出了相位控制算法,实现了窄带(1 kHz)条件下 PT 谐振频率的跟踪和 DC-DC 转换器的稳压,且系统未使用电感元件,减小了磁性干扰。以多层升压变压器 MPT300650L0 为例,验证了提出的 DC-DC 转换器相位控制法的正确性,输入 3.3 V, 目标稳压 -100 V, 结果输出为 -99.1 ~ -102 V, 纹波系数为 2%。

参考文献:

- [1] LIU Y P, VASIC D, COSTA F, et al. Fixed frequency controlled piezoelectric 10 W DC/DC converter[C]// Aalborg Univsity: Energy Conversion Congress and Exposition (ECCE), 2010 IEEE, 2010: 3030-3037.
- [2] DIAZ J, NUNO F, LOPERA J M, et al. A new control strategy for an AC/DC converter based on a piezoelectric transformer[J]. IEEE Transactions on Industrial Electronics, 2004, 51(4): 850-856.
- [3] 薛仁魁, 徐壮, 王立国, 等. 车用 AC-DC 矩阵式变换器闭环控制策略[J]. 电工技术学报, 2011, 26(增刊 1): 41-48.
- [4] LIU Y. P., VASIC D, COSTA F, et al. Piezoelectric 10W DC/DC converter for space applications [C]// Birmingham: Power Electronics and Applications (EPE 2011), 2011, 1-7.
- [5] FUNG S W, PONG M H. A microprocessor controlled piezoelectric power converter[C]// S. L. : Proc International Power Electronics and Motion Control Conference (IPEMC 2004), 2004: 1152-1157.
- [6] LIU Y P, VASIC D, COSTA F. Improvement of Burst-Mode Controlled[C]// Novi Sad, Serbia: 15th International Power Electronics and Motion Control Conference, EPE-PEMC 2012 ECCE Europe, 2012, DS2c, 7-10 DS2c, 7-6.

(下转第 685 页)