

基于FPGA的MEMS捷联惯性导航系统设计

张春熹¹, 李胜臣¹, 高爽¹, 蔡晓雯¹, 陈光建²

(1. 北京航空航天大学 惯性技术重点实验室, 北京 100191; 2. 中国石油集团 测井有限公司装备与销售分公司, 陕西 西安 710077)

摘要:针对石油、煤矿等特殊环境中对小型化捷联惯性导航系统的需求,设计并实现了基于现场可编程门阵列(FPGA)单芯片控制的微机电系统-惯性测量单元(MEMS-IMU)小型化捷联惯性导航系统。系统采用ADI公司的MEMS-IMU作为惯性器件,主控芯片使用Cyclone III系列FPGA,采用可编程片上系统(SOPC)工作模式,最终制成尺寸4 cm×11 cm的捷联惯导系统。系统实现了数据采集、误差补偿、导航解算以及上位机通信等功能。实验结果表明,系统能满足在钻井等小尺寸测量环境中使用,连续姿态变换过程中姿态误差小于2°,实现稳定工作。

关键词:微机电系统(MEMS);现场可编程门阵列(FPGA);可编程片上系统(SOPC);捷联惯导系统;小型化
中图分类号:TP368.2;V249.3 **文献标识码:**A

Design of MEMS Strapdown Inertial Navigation System Based on FPGA

ZHANG Chunxi¹, LI Shengchen¹, GAO Shuang¹, CAI Xiaowen¹, CHEN Guangjian²

(1. Key Lab. on Inertial Science and Technology, Beihang University, Beijing 100191, China;

2. China Petroleum Group Logging Co. Ltd. Equipment and Sales Branch, Xi'an 710077, China)

Abstract: In view of the requirement of the small size strapdown inertial navigation system in the special environments such as oil, coal mine and so on, a strapdown inertial navigation system based on FPGA single chip control and MEMS IMU is designed in this paper. The system uses ADI MEMS IMU as the inertial component, cyclone III series FPGA as the control chip, and the System on Programmable Chip (SOPC) operating mode to construct a strapdown inertial navigation system with the size of 4 cm×11 cm. The system realizes the functions of data acquisition, error compensation, navigation solution and communication with the host computer. The experimental results show that the system can meet the requirements of small size measurement environments such as drilling etc. The attitude error is less than 2° during the attitude changing process with steady operation.

Key words: microelectromechanical systems (MEMS); field-programmable gate array (FPGA); system on a programmable chip(SOPC); strapdown inertial navigation; miniaturization

0 引言

当前捷联惯性导航系统得到了越来越广泛的应用^[1]。随着设备的更新换代和应用范围的扩大,对其小型化的需要也越来越高。捷联惯导系统主要由采集角速度和加速度的惯性器件和导航计算机两部分组成。传统加速度计和陀螺仪如石英挠性加速度计和光纤陀螺仪已逐渐不能满足捷联惯性导航系统小型化的需求。随着微机电系统(MEMS)的发展, MEMS传感器凭借其体积小,质量小,价格低,抗震冲击能力强及可靠性高等优点^[2],成为惯性器件

的一种新选择,且在中低精度的应用场合得到应用推广^[3]。目前广泛使用的数字信号处理与现场可编程门阵列(DSP+FPGA)的导航计算机设计方案融合了FPGA并行数据采集和DSP高速数据处理的优点^[4-5],但却在小型化方面有所欠缺。Altera公司推出的Cyclone III系列FPGA具有Nios II软核处理器系统, Nios II软核处理器是一种32位RISC嵌入式处理器,具有超过200DMIP的性能^[6],它作为一种可配置的片上软核完全可以独立实现导航解算的功能。本文针对目前应用需求,通过微机电系统-

收稿日期:2016-05-22

基金项目:国家重大仪器设备开发专项基金资助项目(2013YQ040877)

作者简介:李胜臣(1989-),男,山东人,硕士生,主要从事捷联惯性导航系统的研究。E-mail: luckylishengchen@163.com。通信作者:高爽(1980-),女,讲师,硕士生导师,主要从事惯性组合测量,光纤陀螺测斜仪惯测等的研究。E-mail: shuanggao@126.com。

惯性测量单元(MEMS_IMU)和FPGA芯片组合,从硬件结构和软件算法上根据小型化导航系统要求,设计出小型化捷联惯性导航系统。实验结果表明,该设计不仅能满足小型化要求,且能实时稳定工作。

1 系统总体方案设计

设计的捷联惯导系统包括惯性器件和导航计算机两部分,传感器采用MEMS器件IMU采集加速度和角速度,输出各自感应轴上的加速度和角速度信息;导航计算机主控芯片采用Altera公司的Cyclone III系列FPGA,芯片利用通用I/O口采集数据到芯片内部,再由配置好的软核系统Nios II处理器进行导航解算,解算完成的数据通过RS-232串口通信协议传给上位机显示。图1为具体的导航系统原理图。

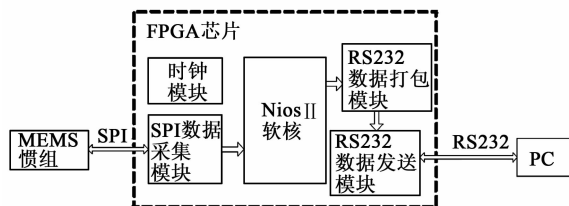


图1 导航系统原理

2 系统硬件设计

IMU采用ADI公司的MEMS芯片ADIS16445,是一款六自由度惯性测量单元,内置一个三轴陀螺仪和一个三轴加速度计^[7]。ADIS16445采用SPI数字通信接口,实现外部指令输入、数据输出和编程功能。三轴陀螺的测量范围在 $\pm 62(^{\circ})/s$ 、 $\pm 125(^{\circ})/s$ 和 $\pm 250(^{\circ})/s$ 可选择,最低位对应分辨率为 $0.0025(^{\circ})/s$;三轴加速度计测量范围 $\pm 5g$ ($g = 9.8 m/s^2$),最低位对应分辨率为 $0.25 mg$;对外部供电要求不高,内部具有高精度稳压电路。ADIS16445尺寸 $24.1 mm \times 37.7 mm \times 10.8 mm$ 。

处理器是导航计算机的核心,处理器选用Cyclone III系列FPGA芯片EP3C25F324C8,该芯片具有24 624个逻辑单元、1 134 kbit Memory、4个锁相环,用户可用I/O数215个,可配置Nios II片上软核处理器,能满足设计需求。

根据FPGA芯片配置需求和系统功能需求,设计的系统硬件结构如图2所示。该系统结构主要完成数据通信、数据处理、存储、高速浮点计算、导航解算和信号输出等功能。

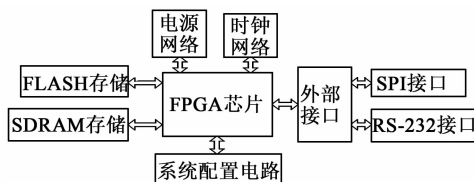


图2 系统硬件结构

FPGA芯片的内核、锁相环和I/O口分别独立供电,电源要求分别为1.2 V、2.5 V和3.3 V, MEMS_IMU需要3.3 V供电;FLASH存储用于FPGA芯片配置和导航解算程序存储,选用EPCS16闪存,具有16 Mbit存储空间;SDRAM选择Micron公司的MT48LC4M16,具有16 Mbit的存储空间,在系统工作状态下运行片上软核导航解算程序并存储解算过程中的数据;系统配置电路采用JTAG和AS两种模式;MEMS_IMU的SPI数据接口直接与FPGA通用I/O口连接,与上位机的RS-232通信选择SP3232收发器作为解决方案。

3 系统软件设计

3.1 FPGA逻辑模块设计

FPGA逻辑模块具备并行运算的能力,在信号采集传输过程中具有独特的优势,需要完成的任务包括:产生各个模块所需时钟信号,通过SPI协议采集IMU数据并发送给片上软核,接收软核数据并通过RS-232协议发送给上位机。FPGA逻辑模块设计包括时钟逻辑模块设计、SPI逻辑模块设计和RS-232逻辑模块设计3部分。

3.1.1 时钟逻辑模块设计

时钟逻辑模块通过配置引脚接收晶振时钟信号,通过分频或移相产生如下时钟信号:

1) 锁相环倍频,产生73.728 MHz时钟信号提供给片上软核;分频产生5 kHz时钟信号提供给SPI系数模块,用作SPI时钟。

2) 分频产生5 kHz时钟信号提供给SPI模块,用作SPI系数信号。

3) 分频产生115 200 Hz信号提供给RS-232模块,用作RS-232协议波特率信号。

4) 对倍频产生的73.728 MHz的时钟信号进行 -70° 移相,作为SDRAM的时钟信号。

3.1.2 SPI逻辑模块设计

SPI总线是一种同步串行通信总线,其数据采集程序为主模式,分为地址发送和数据接收两部分,在MEMS_IMU ADIS16445的低速采集模式下,设

置同步时钟 500 kHz, 采数频率 5 kHz。SPI 作为一种双工通信协议, 在片选信号拉低时发送 16 bit 地址并接收 16 bit 数据, 每次采集的数据对应上次发送的地址, 所以, 在每次发送地址时产生一个伴随地址的 8 bit 的标志信号, 每次采集的数据根据当前标志信号判断数据意义, 共采集三轴陀螺、三轴加表和温度 7 组数据, 其时序如图 3 所示。数据与标志信号以中断和总线形式同时发送给片上软核。

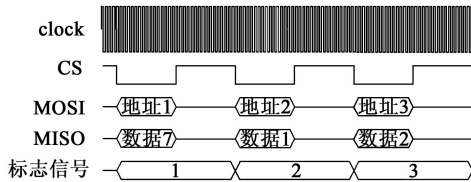


图3 SPI采数时序

3.1.3 RS-232 逻辑模块设计

RS-232 模块负责系统与上位机的数据通信, 将原始的三轴陀螺和三轴加速度计数据及经片上软核解算后的温度、横滚角、俯仰角、航向角、东北天向速度、经度、纬度和高度 16 组 16 bit 数据发送给上位机。该模块采用中断模式接收来自片上软核的数据, 中断产生时该模块接收的 16 bit 数据信号和 8 bit 标志信号, 根据标志信号区分数据意义, 然后将数据分类并拆分成 8 bit 放到各自寄存器, 同时设置 8 bit 数据帧头 0xab、帧尾 0xba (数据帧头、帧尾可由自己定义), 一帧数据共计 34 个 8 bit 数据。以 500 Hz 的发送频率和 115 200 的通信波特率发送数据到上位机。

3.2 Nios II 软核设计

Nios II 片上软核完成导航解算的任务, 软核处理器未固化到硅片, 可利用软件对其进行配置^[8]。除添加软核自身所需模块 CPU、sysid、epcs、jtag、sdram 外, 根据其按中断接收和发送数据的模式, 采用 PIO 内核方式添加数据输入中断、数据输入总线、数据输入标志总线, 数据输出中断、数据输出总线和数据输出标志总线, 其内部结构及外部接口如图 4 所示。

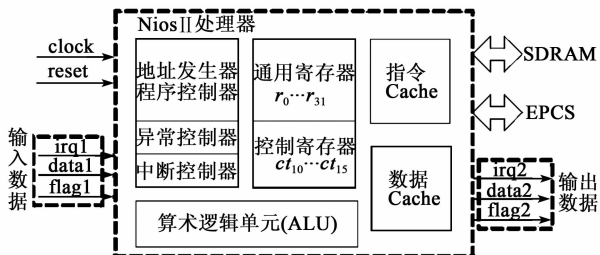


图4 Nios II软核处理器结构和接口

3.3 导航解算程序设计

本设计采用的 MEMS_IMU 在 $\pm 125^\circ$ 的转速下初始灵敏度为 $0.005 (^\circ)/s/LSB$ (LSB 为最低有效位), 与地球转速在同 1 个数量级, 初始对准较难, 故采用固定初始姿态作为导航解算的初始条件, 将惯组放置在标准的转台上, 写入初始姿态信息, 进行解算。

导航解算程序需要完成原始数据处理、误差补偿和导航解算功能, 求出载体的姿态、速度和位置信息。一帧 MEMS_IMU 原始数据包括三轴陀螺仪数据、三轴加速度计数据和温度, 根据数据手册说明进行补码变换, 然后进行补偿。采用四元数描述载体姿态, 用毕卡法更新四元数, 得到实时的姿态信息和捷联矩阵, 然后根据捷联矩阵解算得出速度和位置信息。解算流程图如图 5 所示。

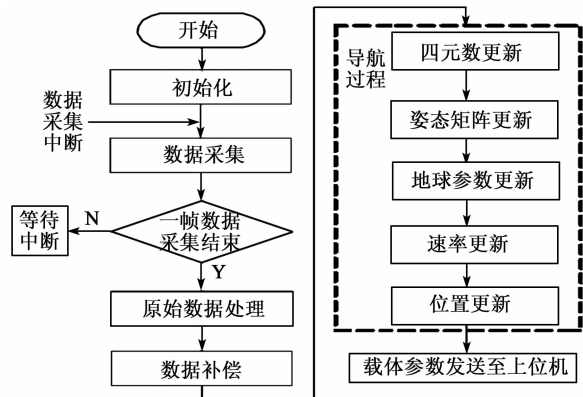


图5 导航解算流程

4 实验及数据分析

将设计的小型化捷联惯导系统放置在标准的实验转台上, 确定初始位置后开机, 在已知初始位置的条件 (方位角、俯仰角和横滚角均为 0°), 静态测试 5 min, 其姿态误差随时间变换如图 6 所示。

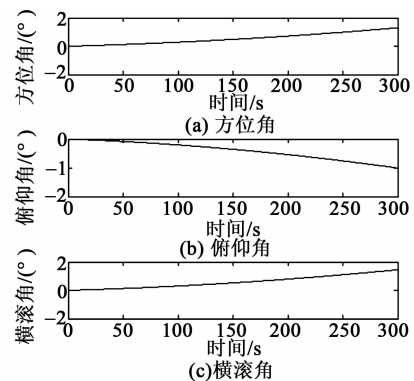


图6 姿态误差曲线

对系统进行姿态的连续测量,分别在3个轴向上旋转 5° 、 10° 、 15° 、 20° 、 30° 、 45° ,测量系统输出数据,并与真值进行比较,结果如表1所示。

表1 连续测量姿态角

俯仰角/ $(^{\circ})$		横滚角/ $(^{\circ})$		方位角/ $(^{\circ})$	
真值	测量	真值	测量	真值	测量
5	5.27	5	5.82	5	5.45
10	11.18	10	11.02	10	9.99
15	13.75	15	14.10	15	16.84
20	19.96	20	20.72	20	19.36
30	29.78	30	30.62	30	30.39
45	45.59	45	43.65	45	43.90

由实验数据(见表1)可知,在静态条件下测试5 min,系统姿态误差最大 1.8° ;在姿态连续变换测量实验中,俯仰角、横滚角和航向角误差变换范围在 2° 内。从长时间的测量结果得知,系统在较短时间内导航解算结果较好,长时间运行会产生严重的发散误差,主要原因为:

1) 选用的MEMS_IMU为低成本器件,精度较低。

2) 捷联惯导系统为发散系统,存在误差积累效应^[9],误差会随时间变大。

5 结束语

本文针对目前对小型化捷联惯导系统的需求,设计了基于MEMS惯性组合测量单元和FPGA单芯片导航解算的小型化捷联惯导系统,详细描述系统的硬件实现方法,充分利用FPGA并行计算和Nios II软核可由用户配置的特点,用FPGA逻辑模块实现MEMS数据采集和与上位机的RS-232通信,设计了导航解算程序的算法流程,自定义Nios II软核并在其内部实现导航解算程序。根据设计对制成样机进行测试,在标准实验转台上的实验数据验证了方案的可行性,为捷联惯导系统的小型化提供了参考。

参考文献:

- [1] EIGIZAWY M L. Continuous measurement-while-drilling surveying system utilizing MEMS inertial sensors[D]. Qttawa: Qttawa University of Cal-gary, 2009.
- [2] 李荣冰,刘建业,曾庆化,等. 基于MEMS技术的微型惯性导航系统的发展现状[J]. 中国惯性技术学报, 2004, 12(6): 526-529.
LI Rongbing, LIU Jianye, ZENG Qinghua, et al. Present development situation on micro inertial navigation system based on MEMS technology[J]. Journal of Chinese Inertial Technology, 2004, 12(6): 526-529.
- [3] MONTORSI F, PANCALDI F, VITETTA G M. Design and implementation of an inertial navigation system for pedestrians based on a low-cost MEMS IMU [C]//S. l.: Communications Workshops (ICC), 2013 IEEE International Conference on, IEEE, 2013: 57-61.
- [4] 郭韶华, 吴秋平, 马让奎, 等. 基于DSP和FPGA的导航计算机设计[D]. 北京: 清华大学, 2011.
- [5] 杨春雷. 无人机捷联惯性/全光自主组合导航系统研究[J]. 四川兵工学报, 2015(11): 4-7.
- [6] 刘田豹. Cyclone III系列FPGA器件的硬件设计[J]. 电源技术应用, 2010(10): 16-19.
LIU Tianbao. Hardware design of Cyclone series FPGA devices [J]. Power Supply Technologies and Applications, 2010(10): 16-19.
- [7] 梁海波, 司文杰, 刘志华, 等. 基于SOPC的MEMS组合导航仪设计与实现[J]. 航天控制, 2014, 2(2): 3-8.
LIANG Haibo, SI Wenjie, LIU Zhihua, et al. Design and implementation of MEMS integrated navigation based on SOPC[J]. Aerospace Control, 2014, 2(2): 3-8.
- [8] 杨国林. 基于Nios II处理器的SOPC应用平台的研究与应用[D]. 济南: 山东大学, 2008.
- [9] OGAWA I. A quasi-optical system for converting TE mode outputs of a gyrotron into Gaussian beams[J]. Int Infrared Millim, 2002, 23: 189-203.